

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-177806

(43)公開日 平成6年(1994)6月24日

(51)Int.Cl.⁵

H 0 4 B 7/08
1/16

識別記号

庁内整理番号

D 8732-5K
R 7240-5K

F I

技術表示箇所

審査請求 未請求 請求項の数 2 (全 5 頁)

(21)出願番号 特願平4-325243

(22)出願日 平成4年(1992)12月4日

(71)出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72)発明者 高橋 一志

東京都港区虎ノ門二丁目3番13号 国際電気株式会社内

(72)発明者 三宅 正泰

東京都港区虎ノ門二丁目3番13号 国際電気株式会社内

(72)発明者 浅野 勝洋

東京都港区虎ノ門二丁目3番13号 国際電気株式会社内

(74)代理人 弁理士 高崎 芳紘

最終頁に続く

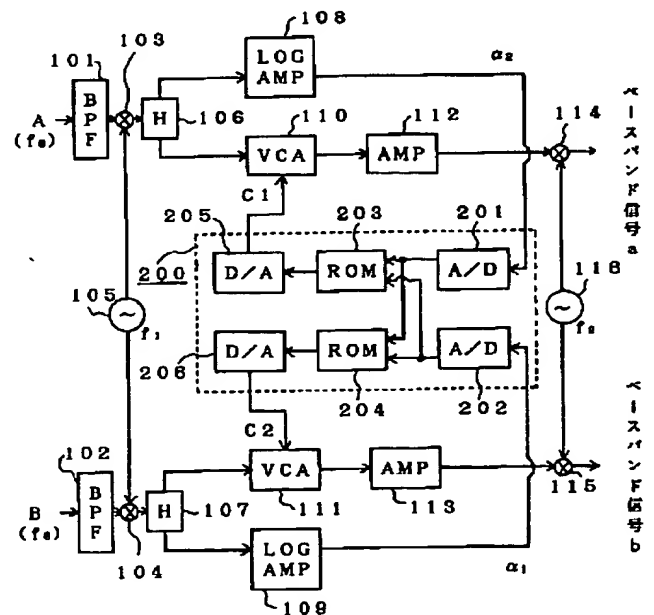
(54)【発明の名称】 電力和一定自動利得制御回路

(57)【要約】

【目的】 自動利得制御とダイバーシチ受信波の最大比合成を効率よく行う。

【構成】 受信波A, Bのレベル(対数値) α_1 , α_2 を対数増幅器108, 109で検出し、これらを入力として受信波レベル(真値)に比例しかつその和が一定の制御信号C1, C2をROM203, 204から出力する。この制御信号で可変減衰器110, 111を制御して自動利得制御を行う。

【効果】 各受信波の増幅率が入力レベルに比例するので、自動利得制御後の信号レベルで重みづけしたダイバーシチ合成により最大比合成が行える。



【特許請求の範囲】

【請求項1】 ダイバーシチ受信された複数の受信波の各々をその入力レベルに応じた増幅率で増幅するための電力一定和自動利得制御回路に於いて、各受信波のレベルを検出するためのレベル検出手段と、各受信波の制御信号を、該制御信号の和が一定でかつ上記レベル検出手段により検出された当該受信波のレベルに比例した値となるように設定するための制御信号生成手段と、各受信波を上記制御信号生成手段により生成された対応制御信号に比例した増幅率で増幅するための利得可変増幅手段とから成ることを特徴とする電力一定和自動利得制御回路。

【請求項2】 前記制御信号生成手段は、前記検出された各受信波のレベルをデジタル化するためのA/D変換手段と、該手段によりデジタル化されたレベルによりアクセスされて前記制御信号に対応するデジタル制御信号を出力する読みだし専用メモリと、該メモリから出力されたデジタル制御信号をアナログ値に変換するためのD/A変換手段とから構成したことを特徴とする請求項1記載の電力一定和自動利得制御回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ダイバーシチ合成受信を行うシステム用の、電力一定和自動利得制御回路に関するものである。

【0002】

【従来の技術】 陸上移動通信に於いては、フェージングによる受信電力の低下および波形歪のために符号誤り率の劣化が生じるので、自動利得制御回路とダイバーシチ技術による改善が行われる。図3は、このようなフェージング対策を施した従来の受信回路の一部を示したもので、スペースダイバーシチによって受信した受信波A、B（ここでは2波とする）の中心周波数を f_0 とすると、これをそれぞれバンドパスフィルタ（BPF）301、302によって帯域制限し、信号成分のみを取り出す。続いて周波数変換器303、304によってそれぞれ局部発信器305、306からの周波数 f_1 、 $f_1 + \Delta f$ の単周波信号との差をとって、中心周波数が $f_0 - f_1$ 、 $f_0 - (f_1 + \Delta f)$ の中間周波信号に変換し、これらを自動利得制御回路（AGC）307で増幅する。ここで2つの中間周波信号は、その信号スペクトルが重ならないように、2つの局部発信器305、306の発信周波数の差 Δf を定めておく。

【0003】 図4は、自動利得制御回路307の構成を示すブロック図で、2つの入力I1、I2はそのまま加算され、可変利得増幅器401で増幅された後、信号分配器402で2分される。その一方は検波回路403で検波され、時定数回路404で平滑されて入力信号I1+I2の電力に比例した信号が取り出される。この信号は直流増幅器405で増幅された後、可変利得増幅器40

1に入力されてこの増幅器の増幅率を調整する。このフィードバック回路により、信号分配器402から取り出された出力信号のレベルは、入力のある域値以上で一定となるように制御される。

【0004】 図3に戻って、可変利得制御回路307の出力は2分され、それぞれ周波数変換器308、310へ加えられた局部発信器309、311からの周波数 f_2 、 $f_2 - \Delta f$ の単周波信号によりベースバンド信号a、bに変換される。ここで

【数1】 $f_0 = f_1 + f_2$

である。

【0005】 上記の構成で、2つの周波数変換器303、304がほぼ同一構成のものであれば、自動利得制御のための増幅器は共用していることから、雑音発生量は両信号経路とも同一と見なせ、かつ自動利得制御回路307の入力点における受信波AおよびBのS/N比とベースバンド信号aおよびbのS/N比とはほぼ同じである。一方、ダイバーシチ合成は出力S/Nのもっとも良い最大比合成が通常用いられ、この最大比合成は各受信波にそのS/N比に比例した重みを乗じて加算することで行われる。従って、上記のように雑音電力が2つの信号に対して同じであると、上記ベースバンド信号a、bに、それらの電力に比例した係数を乗じることにより、最大比合成が行える。

【0006】

【発明が解決しようとする課題】 上記した従来の技術では、受信波を中間周波数帯へ変換するための局部発信器と、中間周波数からベースバンドへ変換するための局部発信器とを、受信波1つごとに1組設ける必要があり、装置の小型・経済化の点で不利である。また図4の可変利得増幅器401は、2つの信号の帯域を加えた広帯域の信号を増幅する広帯域増幅器とする必要があるが、このような広帯域増幅器のゲインを広いレンジで変化させるのは容易ではない。

【0007】 このために自動利得制御回路307を2つに分けて、各受信波対応に自動利得制御を行えば、これらの欠点は除去できるが、この場合には各受信波の受信レベルが違くと各自動利得制御後の各受信波のレベルはそれらのS/N比とは比例しなくなる。すなわちダイバーシチ合成を、ベースバンド信号レベルに比例した重みを用いて行っても、この重みはS/N比に比例しないので、最大比合成を行うことはできない。

【0008】 本発明の目的は、その出力レベルに比例した重み付けで最大比合成が行え、かつとくに広帯域の可変利得増幅器を必要としない電力一定和自動利得制御回路を提供するにある。

【0009】

【課題を解決するための手段】 上記の目的は、ダイバーシチ受信された複数の受信波の各々をその入力レベルに応じた増幅率で増幅するための電力一定和自動利得制御

回路に於いて、各受信波のレベルを検出するためのレベル検出手段と、各受信波の制御信号を、該制御信号の和が一定でかつ上記レベル検出手段により検出された当該受信波のレベルに比例した値となるように設定するための制御信号生成手段と、各受信波を上記制御信号生成手段により生成された対応制御信号に比例した増幅率で増幅するための利得可変増幅器とから構成することにより達成され、また上記制御信号生成手段を、上記検出された各受信波のレベルをディジタル化するためのA/D変換手段と、該手段によりディジタル化されたレベルによりアクセスされて上記制御信号に対応するディジタル制御信号を出力する読み出し専用メモリと、該メモリから出力されたディジタル制御信号をアナログ値に変換するためのD/A変換手段とから構成することにより達成される。

【0010】

【作用】各受信波の増幅率をその受信レベルに比例した値とし、かつ各増幅率の和が一定となるように制御するから、自動利得制御回路出力における各受信波のレベルとそのS/N比との比は各受信波について一定であり、したがって自動利得制御回路出力における各受信波レベルに比例した重みでダイバーシチ合成を行えば、最大比合成を行うことになる。また、制御信号生成に読み出し専用メモリ（ROM）を利用することで、回路の簡略化が図れる。

【0011】

【実施例】以下、本発明を実施例により詳細に説明する。図1は本発明の回路の一実施例を示すもので、従来例と同様に、2波のスペースダイバーシチ受信を行う場合を示している。同図において、各受信波A、Bはともに中心周波数f0をもち、バンドパスフィルタ（BPF）101、102によってそれぞれ帯域制限を受けたのち、1つの局部発振器105からの周波数f1の単周波信号により周波数変換器103、104にて中心周波数f0-f1の中間周波数帯の信号に変換される。次にこの中間周波数帯の各信号は信号分配器106、107でそれぞれ2分され、その一方が対数増幅器108、109で増幅されて制御部200へ入力される。この対数増幅器（LOG Amp）108、109は、0～70dbm程度の入力P1およびP2を、それらの対数値、即ちデシベル値に比例した2～0V程度の電圧信号α1、α2に変換するもので、増幅率制御のための入力レベル検出器の役割を持っている。ここで

【数2】 $\alpha_i = k \log P_i$, $i = 1, 2$, k : 定数である。

【0012】図2は制御部200の詳細構成を示したもので、入力レベルの検出値α1、α2はA/D変換器201、202により8ビットにディジタル化され、それぞれバッファメモリ210、211を介してROM203、204への読みだし信号として入力される。ROM

203、204から読みだされた信号はそれぞれD/A変換器205、206と時定数回路212、213でアナログ信号に変換されたのち、バッファアンプ214、215から制御信号C1、C2として出力される。ここで制御信号C1、C2と入力α1、α2との関係が

【数3】

$$C1 = P1 / (P1 + P2)$$

$$C2 = P2 / (P1 + P2)$$

となるようにROM203、204の値を設定しておく。

【0013】図1へ戻って、制御部200から入力電力に応じて変化する制御信号C1、C2が出力されると、この制御信号によって可変減衰器（VCA）110、111の減衰率が制御され、その出力は入力電力に制御信号をかけた値に比例する。次にこの出力が増幅器112、113で増幅され、周波数変換器114、115で局部発振器116からの周波数f2の単周波信号によりベースバンドへ変換されて、ベースバンド信号a、bとなる。ここで周波数f1、f2は（数1）の関係を満たすものとする。

【0014】本実施例によると、（数3）から

【数4】

$$C1 + C2 = 1$$

$$C1 / C2 = P1 / P2$$

が成り立つので、ベースバンド信号a、bの電力比は受信波のそれと同じで、その和は一定となる。従ってベースバンド信号aおよびbのレベルが各受信波A、BのS/N比を表しているとして、そのレベルに比例した重み付けで両者を合成すれば、最大比合成が行える。

【0015】

【発明の効果】本発明によれば、自動利得制御のための制御信号を定めるROMをICで構成できるから、回路構成が簡単になり、自動利得制御と最大比合成によるダイバーシチ合成とを併用した受信システムの実現を容易とすることができる。

【図面の簡単な説明】

【図1】本発明の電力和一定自動利得制御回路の一実施例を示すブロック図である。

【図2】図1の制御部の詳細構成図である。

【図3】従来のダイバーシチ最大比合成と自動利得制御とを併用したシステムの構成例を示す図である。

【図4】図3の自動利得制御回路の構成図である。

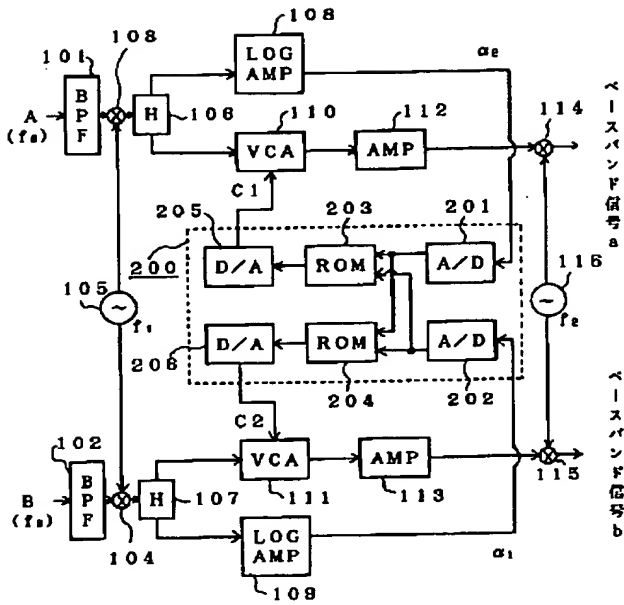
【符号の説明】

108	対数増幅器
109	対数増幅器
110	可変減衰器
111	可変減衰器
200	制御部
201	A/D変換器
202	A/D変換器

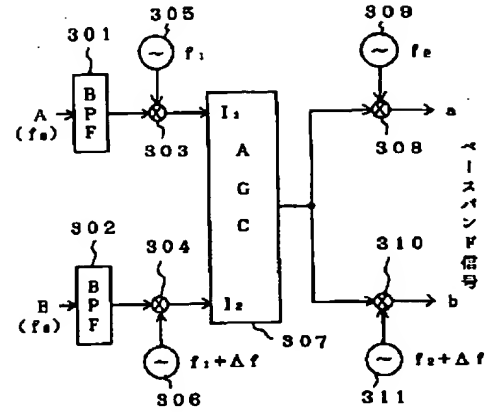
203 ROM
204 ROM

205 D/A変換器
206 D/A変換器

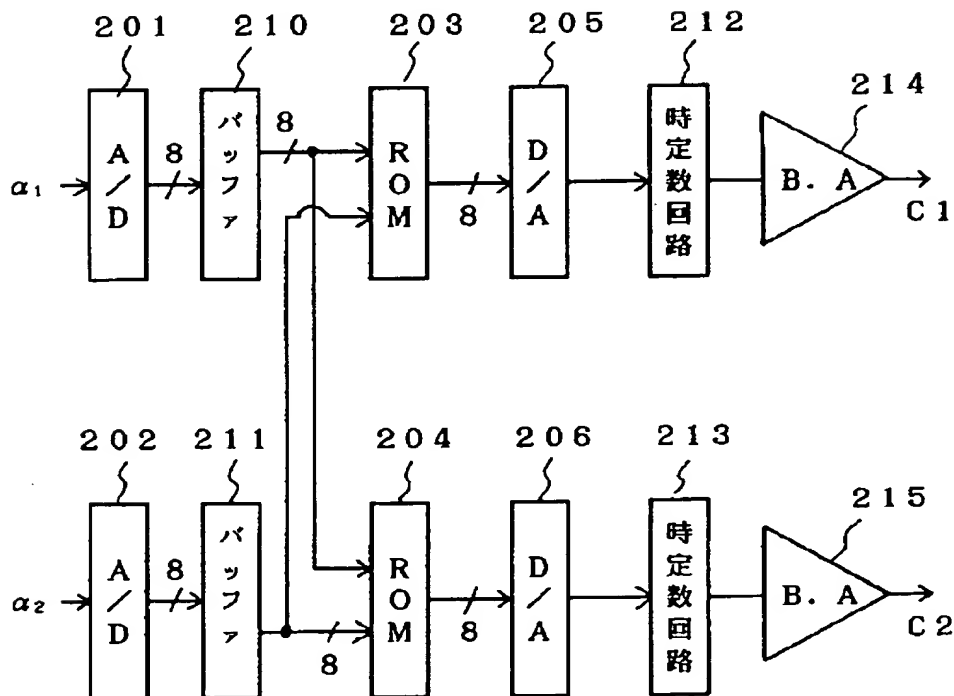
【図1】



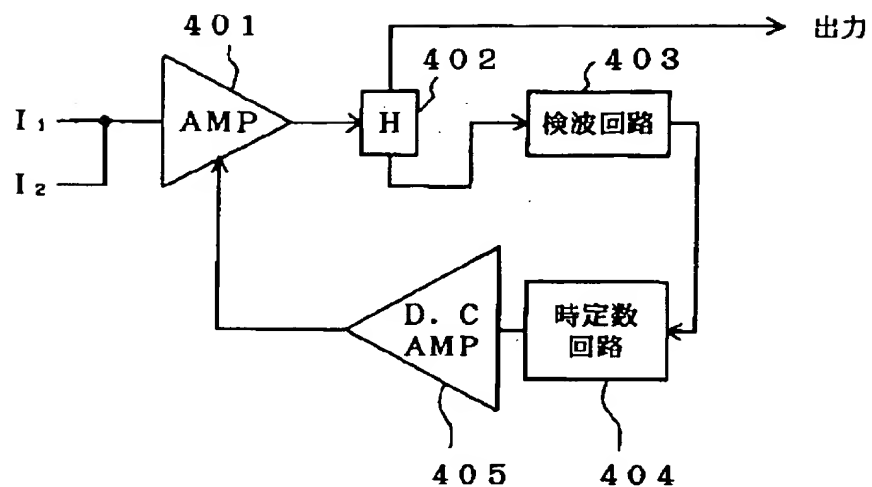
【図3】



【図2】



【図4】



フロントページの続き

(72)発明者 佐々木 哲也
東京都港区虎ノ門二丁目3番13号 国際電
気株式会社内